

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-201984

(43)公開日 平成11年(1999)7月30日

(51)Int.Cl.⁸
G 0 1 P 15/125
H 0 1 L 29/84

識別記号

F I
G 0 1 P 15/125
H 0 1 L 29/84

Z

審査請求 未請求 請求項の数7 O.L (全7頁)

(21)出願番号 特願平10-5008

(22)出願日 平成10年(1998)1月13日

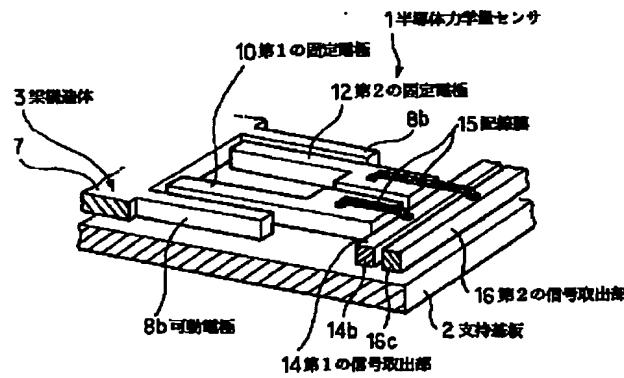
(71)出願人 000004260
株式会社デンソー
愛知県刈谷市昭和町1丁目1番地
(72)発明者 酒井 峰一
愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内
(74)代理人 弁理士 佐藤 強

(54)【発明の名称】 半導体力学量センサ及びその製造方法

(57)【要約】

【課題】 信号取出のための配線膜部分での寄生容量を大幅に低減できて検出信頼性の向上を実現すること、並びにこのような効果を奏する半導体力学量センサを確実且つ容易に製造できるようにすること。

【解決手段】 第1の信号取出部14は、第1の固定電極10の基端部に対してエアブリッジ構造の配線膜15により接続される。第2の信号取出部16は、第2の固定電極12の基端部に対して同じくエアブリッジ構造の配線膜15により接続される。各配線膜15は、N型シリコンのみより成るもので、犠牲層エッチング手段を用いて製造されることにより、その途中部分が空中に完全に浮いた状態とされる。



【特許請求の範囲】

【請求項 1】 支持基板と、この支持基板上に当該支持基板と電気的に絶縁された状態で支持され、力学量の作用に応じて変位する半導体材料製の梁構造体と、この梁構造体と一緒に設けられた可動電極と、前記支持基板上に当該支持基板と電気的に絶縁された状態で支持された半導体材料製の固定電極とを備え、前記梁構造体の変位に伴う前記可動電極及び固定電極間の静電容量の変化に基づいて当該梁構造体に作用する力学量を検出するように構成された半導体力学量センサにおいて、前記支持基板上に当該支持基板と電気的に絶縁された状態で設けられた信号取出部を有し、この信号取出部と前記固定電極との間を、多結晶半導体材料のみより成るエアブリッジ構造の配線膜により接続したことを特徴とする半導体力学量センサ。

【請求項 2】 複数個の可動電極と、

各可動電極に両側から近接対向するように設けられた複数個ずつの第 1 の固定電極及び第 2 の固定電極と、前記支持基板上に当該支持基板と電気的に絶縁された状態で設けられた第 1 の信号取出部及び第 2 の信号取出部とを備え、前記配線膜は、前記第 1 の固定電極と第 1 の信号取出部との間、並びに前記第 2 の固定電極と第 2 の信号取出部との間をそれぞれ接続するように設けられることを特徴とする請求項 1 記載の半導体力学量センサ。

【請求項 3】 請求項 1 記載の半導体力学量センサを製造するための方法において、

支持基板上に犠牲層用薄膜を介して設けられた半導体薄膜にトレンチを形成することにより、可動電極を一体に有した梁構造体、固定電極及び信号取出部のためのパターン構造を形成するパターン構造形成工程と、

前記半導体薄膜上に所定膜厚の補助犠牲層用薄膜を形成する補助犠牲層形成工程と、

前記補助犠牲層用薄膜に対し、前記パターン構造における固定電極及び信号取出部に相当する各部分まで達するコンタクトホールを形成するコンタクトホール形成工程と、

前記補助犠牲層用薄膜上に前記コンタクトホールを埋めた状態の多結晶半導体薄膜を所定形状となるように形成する配線膜形成工程と、

前記補助犠牲層用薄膜をエッチングすることにより、前記固定電極及び信号取出部間を接続した状態のエアブリッジ構造の配線膜を形成する補助犠牲層エッチング工程と、

前記犠牲層用薄膜をエッチングすることにより、前記支持基板上に当該支持基板と電気的に絶縁された状態で支持された前記梁構造体、固定電極及び信号取出部を形成する犠牲層エッチング工程とを実行することを特徴とす

る半導体力学量センサの製造方法。

【請求項 4】 前記支持基板上に前記梁構造体、固定電極、信号取出部をそれぞれ支持するためのアンカーパー部を前記犠牲層用薄膜を利用して形成するように構成され、前記犠牲層エッチング工程では、前記犠牲層用薄膜を前記アンカーパー部対応領域を残して除去することを特徴とする請求項 3 記載の半導体力学量センサの製造方法。

【請求項 5】 前記パターン構造形成工程では、前記半導体薄膜にトレンチを形成することにより、複数の可動電極を一体に有した梁構造体、各可動電極に両側から近接対向するように設けられた複数個ずつの第 1 の固定電極及び第 2 の固定電極、並びに各固定電極からそれぞれ

信号を取り出すための第 1 の信号取出部及び第 2 の信号取出部を含むパターン構造を形成し、前記コンタクトホール形成工程では、前記パターン構造における第 1 及び第 2 の信号取出部並びに第 1 及び第 2 の固定電極に相当する各部分まで達するコンタクトホールを形成し、

前記配線膜形成工程では、前記補助犠牲層用薄膜上に前記コンタクトホールを埋めた状態の多結晶半導体薄膜を、第 1 の固定電極と第 1 の信号取出部との間及び第 2 の固定電極と第 2 の信号取出部との間をそれぞれ繋いだ形状となるように形成し、

前記補助犠牲層エッチング工程では、前記補助犠牲層用薄膜をエッチングすることにより、第 1 の固定電極と第 1 の信号取出部との間及び第 2 の固定電極と第 2 の信号取出部との間をそれぞれ接続した状態のエアブリッジ構造の配線膜を形成し、前記犠牲層エッチング工程では、前記犠牲層用薄膜をエ

ッチングすることにより、前記支持基板上に当該支持基板と電気的に絶縁された状態で支持された前記梁構造体、第 1 及び第 2 の固定電極、第 1 及び第 2 の信号取出部を形成することを特徴とする請求項 3 記載の半導体力学量センサの製造方法。

【請求項 6】 前記支持基板上に前記梁構造体、第 1 及び第 2 の固定電極、第 1 及び第 2 の信号取出部をそれぞれ支持するためのアンカーパー部を前記犠牲層用薄膜を利用して形成するように構成され、前記犠牲層エッチング工程では、前記犠牲層用薄膜を前記アンカーパー部対応領域を残して除去することを特徴とする請求項 5 記載の半導体力学量センサの製造方法。

【請求項 7】 前記犠牲層用薄膜及び補助犠牲層用薄膜は同一材料により形成され、前記補助犠牲層用薄膜及び犠牲層用薄膜のエッチングを同一のエッチング工程で行うことを特徴とする請求項 3 ないし 6 のいずれかに記載の半導体力学量センサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、力学量の作用に応じた梁構造体の変位をセンサ出力として取り出すように

した容量式の半導体力学量センサ及びその製造方法に関する。

【0002】

【発明が解決しようとする課題】 例えは特開平7-333078号公報には、シリコン基板より成る支持基板上に絶縁分離膜及びアンカ一部を介して支持されたシリコン材料製の梁構造体と、この梁構造体と一緒に設けられた可動電極と、上記支持基板上に絶縁分離膜を介して支持されたシリコン材料製の固定電極とを備えた容量式の半導体加速度センサが記載されている。

【0003】 しかしながら、このものでは、固定電極から信号を取り出すための配線パターンが、誘電体より成る表面分離膜上に形成された構成となっているため、その配線パターンについての寄生容量が比較的大きくなるという事情がある。つまり、上記公報の例において、表面分離膜が最も一般的なシリコン酸化膜(SiO₂)により形成されていると考えた場合、寄生容量の比誘電率が3.8程度になるため、その寄生容量を無視することができず、これが加速度検出精度の低下に繋がるという問題点があった。

【0004】 このような寄生容量の低減を図るために、従来では、例えは特開平5-304303号公報に見られるように、エアブリッジ配線構造を採用するという手段も考えられている。しかしながら、このものでは、エアブリッジ構造を採用した配線部(アルミニウム或いはポリシリコン)が絶縁物(シリコン酸化膜)により覆われた構造となっているため、その配線部での寄生容量の比誘電率が3.8程度存在することになり、その寄生容量を前述同様に無視できなくなるという問題点がある。

【0005】 本発明は上記のような事情に鑑みてなされたものであり、第1の目的は、信号取出のための配線膜部分での寄生容量を大幅に低減できて検出信頼性の向上を実現できるようになる半導体力学量センサを提供することにあり、第2の目的は、斯様な効果を奏する半導体力学量センサを確実且つ容易に製造できる半導体力学量センサの製造方法を提供することにある。

【0006】

【課題を解決するための手段】 上記第1の目的を達成するために、請求項1に記載した手段を採用できる。この手段によれば、固定電極と信号取出部との間を、多結晶半導体材料のみより成るエアブリッジ構造の配線膜により接続する構成となっているから、その配線膜での寄生容量の比誘電率は1になる。この結果、配線膜部分での寄生容量を、従来に比べて大幅に低減できることになり、力学量の検出信頼性を向上させ得るようになる。

【0007】 前記第2の目的を達成するために、請求項3に記載した製造方法を採用できる。この製造方法によれば、補助犠牲層形成工程で形成した所定膜厚の補助犠牲層用薄膜に対して、コンタクトホール形成工程におい

て、最終的に固定電極及び信号取出部となる各部分まで達するコンタクトホールを形成した後に、配線膜形成工程において、補助犠牲層用薄膜上に上記コンタクトホールを埋めた状態の多結晶半導体薄膜を所定形状となるよう形成し、さらに、補助犠牲層エッチング工程において、上記補助犠牲層用薄膜をエッチングすることにより、前記固定電極及び信号取出部間を接続した状態のエアブリッジ構造の配線膜を形成することになる。

【0008】 このように形成された配線膜は、多結晶半導体材料のみより成るエアブリッジ構造となるから、その配線膜部分での寄生容量を大幅に低減できることになり、しかも、斯様な配線膜の形成のために、補助犠牲層形成工程、コンタクトホール形成工程、配線膜形成工程及び補助犠牲層用エッチング工程を順次行うだけで良いから、半導体力学量センサの製造を確実且つ容易に行い得るようになる。

【0009】 この場合、請求項4記載の製造方法のように、前記梁構造体、固定電極及び信号取出部をそれぞれ支持するためのアンカ一部を前記犠牲層用薄膜を利用して形成するなどの構成とすれば、それらアンカ一部を形成するための工程を簡略化できるようになって、前記半導体力学量センサを一段と容易に製造できるようになる。

【0010】 また、請求項7記載の製造方法のように、前記補助犠牲層用薄膜及び犠牲層用薄膜のエッチングを同一のエッチング工程で行うなどの構成とすれば、必要となる工程数が減ることになるから、さらに容易に製造できるようになる。

【0011】

30 【発明の実施の形態】 以下、本発明を半導体加速度センサに適用した一実施例について図面を参照しながら説明する。図1及び図2には、半導体力学量センサとしての半導体加速度センサ1の要部の外観及び全体の平面構造が示されている(但し、図2中のハッチングは断面を示すものではなく、各構造要素の区別を容易にするためのものである)。

【0012】 これら図1及び図2において、単結晶シリコンより成る矩形状の支持基板2の上面には、例えはN型単結晶シリコン(半導体材料)より成る梁構造体3が配置されている。この梁構造体3は、支持基板2に対し合計4個のアンカ一部4a～4dにより支持され、以て支持基板2との間に所定ギャップを存するよう設けられている。この場合、上記アンカ一部4a～4dは、例えはシリコン酸化膜より成るもので、これにより梁構造体3は、支持基板2と電気的に絶縁された状態とされている。

【0013】 梁構造体3にあっては、互いに平行した2本の梁部5及び6をアンカ一部4a・4b間及びアンカ一部4c・4d間に架設した形態となっており、それら梁部5及び6の各中央部間には、矩形状をなすマス部7

が当該梁部5及び6と直交する形態で一体的に設けられている。また、マス部7の両側面からは、例えば2個ずつの可動電極8a及び8bが梁部5及び6と平行した方向へ一体に突出形成されている。尚、これら可動電極8a及び8bは、断面矩形の棒状に形成されている。

【0014】支持基板2上には、一端側がアンカー部9a及び10aにより支持された状態の2個ずつの第1の固定電極9及び10が、それぞれ可動電極8a及び8bの一方の側面と所定間隔を存して平行した状態で配置されていると共に、同じく一端側がアンカー部11a及び12aにより支持された状態の2個ずつの第2の固定電極11及び12が、それぞれ可動電極8a及び8bの他方の側面と所定間隔を存して平行した状態で配置されている。尚、これらの第1の固定電極9、10及び第2の固定電極11、12は、N型単結晶シリコンにより断面矩形の棒状に形成されている。また、上記アンカー部9a～12aは、例えばシリコン酸化膜より成るもので、これにより各固定電極9～12は、支持基板2と電気的に絶縁された状態とされている。

【0015】支持基板2上に複数のアンカー部13aにより支持された状態で設けられた共通信号取出部13は、N型単結晶シリコンより成るもので、一端が梁構造体3に対しアンカー部4b部分で一体に連結されている。また、この共通信号取出部13は、その他端側に形成された矩形状端子部13bが支持基板2の縁部に位置されており、この端子部13b上にボンディングパッド13cが形成されている。支持基板2上に複数のアンカー部14aにより支持された状態で設けられた第1の信号取出部14は、N型単結晶シリコンより成るもので、前記第1の固定電極9、10の各基端部に対してエアブリッジ構造の配線膜15により接続されるコ字形状の配線パターン部14bと、支持基板2の縁部に位置された矩形状の端子部14cとを備え、それら配線パターン部14b及び端子部14c間をエアブリッジ構造の配線膜15により電気的に接続した構造となっている。この場合、上記端子部14c上にボンディングパッド14dが形成されている。

【0016】支持基板2上に複数のアンカー部16aにより支持された状態で設けられた第2の信号取出部16は、N型単結晶シリコンより成るもので、前記第2の固定電極11の基端部に対してエアブリッジ構造の配線膜15により接続される直線形状の配線パターン部16bと、前記第2の固定電極12の基端部に対してエアブリッジ構造の配線膜15により接続されるL字形状の配線パターン部16cと、この配線パターン部16cと接続された状態にて支持基板2の縁部に位置された矩形状の端子部16dとを備え、上記配線パターン部16b及び16c間をエアブリッジ構造の配線膜15により電気的に接続した構造となっている。この場合、上記端子部16d上にボンディングパッド16eが形成されている。

【0017】この場合、第1の信号取出部14において、配線パターン部14b及び第1の固定電極9間を接続する配線膜15は、第2の信号取出部16の配線パターン部16bを跨いだ状態とされ、配線パターン部14b及び端子部14c間を接続する配線膜15は、第2の信号取出部16の配線パターン部16cを跨いだ状態とされる。また、第2の信号取出部16において、配線パターン部16c及び第2の固定電極12間を接続する配線膜15、並びに配線パターン部16b及び16c間を接続する配線膜15は、それぞれ第1の信号取出部14の配線パターン部14bを跨いだ状態とされる。

【0018】尚、上記アンカー部13a、14a及び16aは、例えばシリコン酸化膜より成るもので、これにより共通信号取出部13、第1の信号取出部14及び第2の信号取出部16は、支持基板2と電気的に絶縁された状態とされている。

【0019】上記各配線膜15は、例えばN型の不純物が導入されたポリシリコン（多結晶半導体材料）のみにより成るもので、図1に示すように、その途中部分が空中に完全に浮いた状態とされている。

【0020】上記のように構成された半導体加速度センサ1においては、梁構造体3の可動電極8a及び8bと第1の固定電極9及び10との間に第1のコンデンサが形成される。また、上記可動電極8a及び8bと第2の固定電極11及び12との間に第2のコンデンサが形成される。これら第1及び第2のコンデンサの各静電容量は、梁構造体3に加速度が作用したときの可動電極8a及び8bの変位に応じて差動的に変化するものであり、斯様な静電容量の変化をボンディングパッド部13c、14d及び16eを通じて取り出すことによって加速度を検出できることになる。

【0021】図3には上記のような半導体加速度センサ1の製造工程例が示されており、以下これについて説明する。尚、図3は半導体加速度センサ1の断面構造の要部を模式的に示したものである。

【0022】まず、図3(a)に示すようなSOI基板17を用意する。このSOI基板17のベースとなる単結晶シリコン基板17aが前記支持基板2となるものであり、また、絶縁分離膜として設けられたシリコン酸化膜17bが本発明でいう犠牲層用薄膜として機能するものである。さらに、シリコン酸化膜17b上に形成されたN型のSOIシリコン17c（本発明でいう半導体薄膜に相当）が、前記梁構造体3や第1の固定電極9、10及び第2の固定電極11、12などの材料となるものである。尚、SOIシリコン17cの膜厚は例えば5～20μm程度に設定される。また、単結晶シリコン基板17aの伝導型は、P型及びN型のどちらでも良い。

【0023】次に、図3(b)に示すようなパターン構造形成工程を実行する。この工程では、SOIシリコン17cにおける梁構造体3などのための絶縁分離領域

に、例えばドライエッティングを施すことによってシリコン酸化膜17bまで達するトレンチ18を形成し、以て梁構造体3、第1の固定電極9、10及び第2の固定電極11、12、共通信号取出部13、第1の信号取出部14、第2の信号取出部16（いずれも図2参照）のためのパターン構造19を形成する。尚、上記トレンチ18の幅は、0.5～6μm程度に設定される。

【0024】次に、図3(c)に示す補助犠牲層形成工程を実行する。この工程では、SOIシリコン17c上に所定膜厚（数μm程度）のシリコン酸化膜20を補助犠牲層薄膜として形成するものであり、これに応じてトレンチ18を埋め戻した状態とする。

【0025】次に、図3(d)に示すコンタクトホール形成工程を実行する。この工程では、前記シリコン酸化膜20に対しエッティング処理を施すことにより、前記パターン構造19における前記複数の配線膜15の基部形成部分（第1及び第2の固定電極9、10及び11、12、共通信号取出部13、第1の信号取出部14、第2の信号取出部16に相当する各部分）まで達するコンタクトホール21を形成する。

【0026】次に、図3(e)に示す配線膜形成工程を実行する。この工程では、シリコン酸化膜20上に、例えば、ポリシリコン材料を前記コンタクトホール21を埋めた状態で所定の膜厚（数μm程度）まで堆積した後に、当該堆積膜をパターニングすることによって、前記配線膜15に対応した形状のポリシリコン薄膜22（本発明でいう多結晶半導体薄膜に相当）を形成する。尚、このポリシリコン薄膜22に対するN型不純物の導入は、例えば上記ポリシリコン堆積膜の形成時において同時にを行うことができる。

【0027】次に、図3(f)に示すエッティング工程（本発明でいう補助犠牲層エッティング工程及び犠牲層エッティング工程を兼用）を実行する。この工程では、例えばフッ酸系のエッティング液を使用したエッティングにより、前記シリコン酸化膜20の全部を除去して前記エアブリッジ構造の配線膜15を形成すると共に、前記シリコン酸化膜17aを前記アンカーパー部4a～4b、9a～12a、13a、14a、16aを残して除去することによって、それらアンカーパー部4a～4b、9a～12a、13a、14a、16aにより支持された状態の前記梁構造体3、第1の固定電極9及び10、第2の固定電極11及び12、共通信号取出部13、第1の信号取出部14、第2の信号取出部16を形成する。これにより、図1及び図2に示した半導体加速度センサ1の基本構造が完成する。

【0028】上記のように製造される半導体加速度センサ1にあっては、第1の固定電極9、10と第1の信号取出部14との間並びに第2の固定電極11、12と第2の信号取出部16との間を、エアブリッジ構造の配線膜15によりそれぞれ接続する構成となっているから、

各配線膜15での寄生容量を抑制できるものである。しかも、上記配線膜15は、ポリシリコンのみより成るものであるから寄生容量の比誘電率は1になり、従って、当該配線膜15部分での寄生容量を従来構成に比べて大幅に低減できることになり、結果的に力学量の検出信頼性を向上させ得るようになる。

【0029】また、上記のようなエアブリッジ構造の配線膜15を形成するために、補助犠牲層形成工程、コンタクトホール形成工程、配線膜形成工程及び補助犠牲層エッティング工程を順次行うだけで良いから、半導体力学量センサ1の製造を確実且つ容易に行い得るようになる。

【0030】この場合、梁構造体3、第1の固定電極9及び10、第2の固定電極11及び12、共通信号取出部13、第1の信号取出部14、第2の信号取出部16をそれぞれ支持するためのアンカーパー部4a～4b、9a～12a、13a、14a、16aを、SOI基板17のシリコン酸化膜17bを利用して形成する構成となっているから、それらアンカーパー部4a～4b、9a～12a、13a、14a、16aを形成するための工程を簡略化できるようになって、半導体力学量センサ1を一段と容易に製造できるようになる。

【0031】しかも、補助犠牲層用薄膜及び犠牲層用薄膜を同一の材料（シリコン酸化膜17b及び20）により形成すると共に、それらのエッティングを同一のエッティング工程で行う構成としたから、必要となる工程数が減ることになって、さらに容易に製造できるようになる。

【0032】尚、本発明は上記した実施例に限定されるものではなく、次のような変形または拡張が可能である。支持基板2の材料としては、SOI基板17のベースである単結晶シリコン基板17aに限らず、他の半導体基板或いは絶縁性を有するセラミック基板やガラス基板などを用いることができる。この場合、支持基板の材料そのものが絶縁性を有するものであれば、SOI構造を採用する必要がなくなる。

【0033】アンカーパー部4a～4b、9a～12a、13a、14a、16aを、SOI基板17のシリコン酸化膜17aにより形成する構成としたが、別途に成膜した材料によりアンカーパー部を形成する構成としても良く、例えば、ポリシリコン薄膜により形成する場合には、アンカーパー部を利用した内部配線パターン構造を採用することができるようになる。また、SOI基板17のシリコン酸化膜17bを犠牲層用薄膜としても兼用する構成としたが、別途に犠牲層用薄膜を成膜する構成も可能である。半導体加速度センサに限らず、ヨーレートセンサや角速度センサなどような他の半導体力学量センサにも応用できる。

【図面の簡単な説明】

【図1】本発明の一実施例で適用した半導体加速度センサの要部の斜視図

【図2】半導体加速度センサの平面図

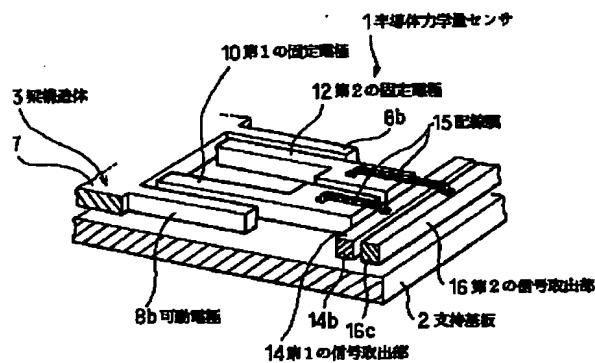
【図3】半導体加速度センサの製造工程を示す模式的断面図

【符号の説明】

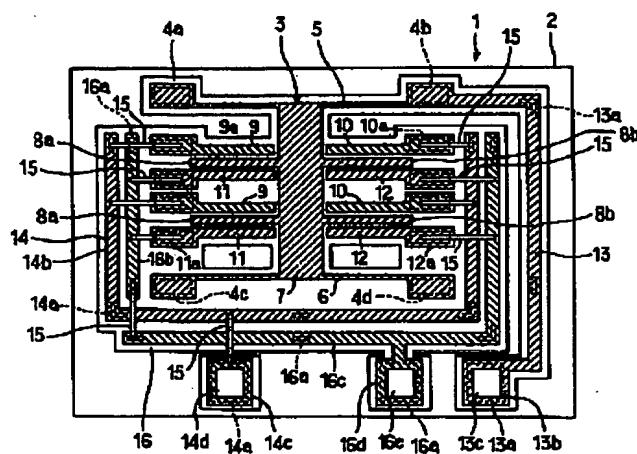
1は半導体加速度センサ（半導体力学量センサ）、2は支持基板、3は梁構造体、4a～4dはアンカー部、5、6は梁部、7はマス部、8a、8bは可動電極、9、10は第1の固定電極、11、12は第2の固定電極、9a～12aはアンカー部、13は共通信号取出

部、13aはアンカー部、14は第1の信号取出部、14aはアンカー部、15は配線膜、16は第2の信号取出部、16aはアンカー部、17はSOI基板、17aは単結晶シリコン基板、17bはシリコン酸化膜（犠牲層用薄膜）、17cはSOIシリコン（半導体薄膜）、18はトレンチ、19はパターン構造、20はシリコン酸化膜（補助犠牲層用薄膜）、21はコンタクトホール、22はポリシリコン薄膜（多結晶半導体薄膜）を示す。

【図1】



【図2】



【図3】

